

# KeplerとFermiのパイプラインアーキテクチャの違い

	Pipeline Architecture	Logic Area & Power	Clocking		
<b>Fermi</b>		<p>2x Clock</p> <p>2x Pipeline Stages</p> <p>1x Cores</p> <p>2x Throughput</p>	<p>1x Logic Area</p> <p>1x Logic Power</p>	<p>1x Clocking Area</p> <p>1x Clocking Power</p>	<ul style="list-style-type: none"> <li>パイプラインステージ数が2倍</li> <li>パイプラインがKeplerの2倍深い</li> <li>動作クロックがKeplerの2倍速い</li> <li>1倍のコアで2倍のパフォーマンス</li> <li>ロジック回路部分の面積は1倍</li> <li>ロジック回路部分の電力は1倍</li> <li>クロック回りの面積は1倍</li> <li>クロック回りの電力は1倍</li> </ul>
<b>Kepler</b>		<p>1x Clock</p> <p>1x Pipeline Stages</p> <p>2x Cores</p> <p>2x Throughput</p>	<p>1.8x Logic Area</p> <p>0.9x Logic Power</p>	<p>1x Clocking Area</p> <p>0.5x Clocking Power</p>	<ul style="list-style-type: none"> <li>パイプラインステージ数が1倍</li> <li>パイプラインがFermiの半分</li> <li>動作クロックがFermiの半分</li> <li>2倍のコアで2倍のパフォーマンス</li> <li>ロジック回路部分の面積はFermiの1.8倍</li> <li>ロジック回路部分の電力はFermiの0.9倍</li> <li>クロック回りの面積は1倍</li> <li>クロック回りの電力は0.5倍</li> </ul>